

Technologie monolithisch integrierter Verbindungshalbleiterbauelemente

K. Lübke, C.G. Diskus, A. Stelzer, A.L. Springer, H.W. Thim
 Institut für Mikroelektronik, Universität Linz,
 4040 Linz

Neben den optoelektronischen Bauelementen gewinnen monolithisch integrierte Millimeterwellen-Schaltkreise (MMICs) und logische Schaltungen aus III/V-Halbleitermaterialien zunehmend an Bedeutung. Der Trend zu immer schnelleren Bauelementen und Schaltungen kann neben der Miniaturisierung der kritischen Dimensionen auch durch die Verwendung neuer Halbleitermaterialien (wie z.B. AlGaAs, InGaAs) gefördert werden. Erhöhte Beweglichkeit und niedrigerer spezifischer Widerstand lassen verbesserte Bauelementeeigenschaften erwarten. In diesem Beitrag werden ihre Herstellung und die dabei auftretenden technologischen Probleme beschrieben.

1. Einleitung

Für die Fertigung von Halbleiterbauelementen ist eine Vielzahl von Prozessschritten erforderlich, wie z.B.

- Epitaxie und Implantation
- Elektronen- und Fotolithographie
- Ätz- und Abhebetechnik
- Aufbringen von Metall- und Isolatorschichten und
- Galvanisierung.

Neben der Lithographie, mittels der mit immer größerem Aufwand die Bauelementedimensionen reduziert werden können, brachten vor allem Abscheideverfahren wie die Molekularstrahlepitaxie (molecular beam epitaxy, MBE) und die Metallorganische Epitaxie (metal-organic chemical vapor deposition, MOCVD) große Fortschritte bei der Herstellung komplexer Heterostrukturen mit scharfen Übergängen im Monolagenbereich. Neue Halbleiterbauelemente, deren Konzepte schon Jahre und Jahrzehnte alt waren, konnten nun realisiert werden [2]. In Tab. 1 sind die Materialparameter der wichtigsten binären und ternären Verbindungshalbleiter angeführt.

Material	Gitterkonstante [\AA]	Bandabstand [eV]
GaAs	5,6533	1,42
$\text{Al}_x\text{Ga}_{1-x}\text{As}$	$5,6533 + 0,0089 x$	$1,42 + 1,25 x$
InP	5,8688	1,29
$\text{In}_x\text{Al}_{1-x}\text{As}$	$6,0584 - 0,3962(1 - x)$	$0,324 + 2,6(1 - x) - 0,2(1 - x)^2$
$\text{In}_x\text{Ga}_{1-x}\text{As}$	$6,0584 - 0,4051(1 - x)$	$0,324 + 0,7(1 - x) + 0,4(1 - x)^2$

Tab. 1: Gitterkonstanten und Bandabstände verschiedener Verbindungshalbleiter

Am eingehendsten wurde das gitterangepaßte GaAs/Al_xGa_{1-x}As-System untersucht. Auf Grund der verschiedenen Austrittsarbeiten bildet sich bei einem abrupten AlGaAs/GaAs-Übergang im Leitungsband eine Stufe, die für die Elektronen eine Barriere darstellt. Dies hat eine Diodenwirkung zur Folge (Heterodiode). Der zweite Vorteil bei der Verwendung von Heterostrukturen ist die Ausbildung eines sogenannten zweidimensionalen Elektronengases (two dimensional electron gas, 2-DEG) am Heteroübergang. Durch geeignete Dotierung entsteht ein Potentialtopf, in dem sich Elektronen aus dem dotierten AlGaAs sammeln. Durch die räumliche Trennung der Elektronen von den Donatoratomen wird die Coulombsche Streuung reduziert und dadurch die Beweglichkeit erhöht. Neben den Bauelementen der Optoelektronik wurden fast alle Konzepte der HEMTs [1] (high electron mobility transistor) und HBTs (heterojunction bipolar transistor) auf diesem System realisiert.

Als weiteres wichtiges ternäres Halbleitermaterial hat sich InGaAs etabliert – sowohl als InGaAs/InP- als auch als InGaAs/GaAs-System. InGaAs hat bei Raumtemperatur im Vergleich zu GaAs eine weit höhere Beweglichkeit, was eine Verbesserung der Hochfrequenzeigenschaften daraus gefertigter Bauelemente erwarten läßt.

2. Inverter für direkt gekoppelte FET-Logik (DCFL)

Die Grundstruktur dieser Logik besteht aus einem Lasttransistor vom Verarmungstyp (siehe Abb.1 linker FET) und einem Schalttransistor vom Anreicherungstyp (siehe Abb.1 rechter FET). Letzterer stellt in Bezug auf die Schwellspannungseinstellung hohe Anforderungen an die Technologie. Beim hier vorgestellten Konzept [3] haben beide Transistoren die leichter herstellbare Struktur eines Verarmungstyp-Transistors. Der Schalttransistor wird durch ein negativ vorgespanntes zweites Gate (p⁺-Implantation), welches sich unterhalb des Kanals befindet, abgeschaltet. Dadurch verhält er sich wie ein Anreicherungstyp.

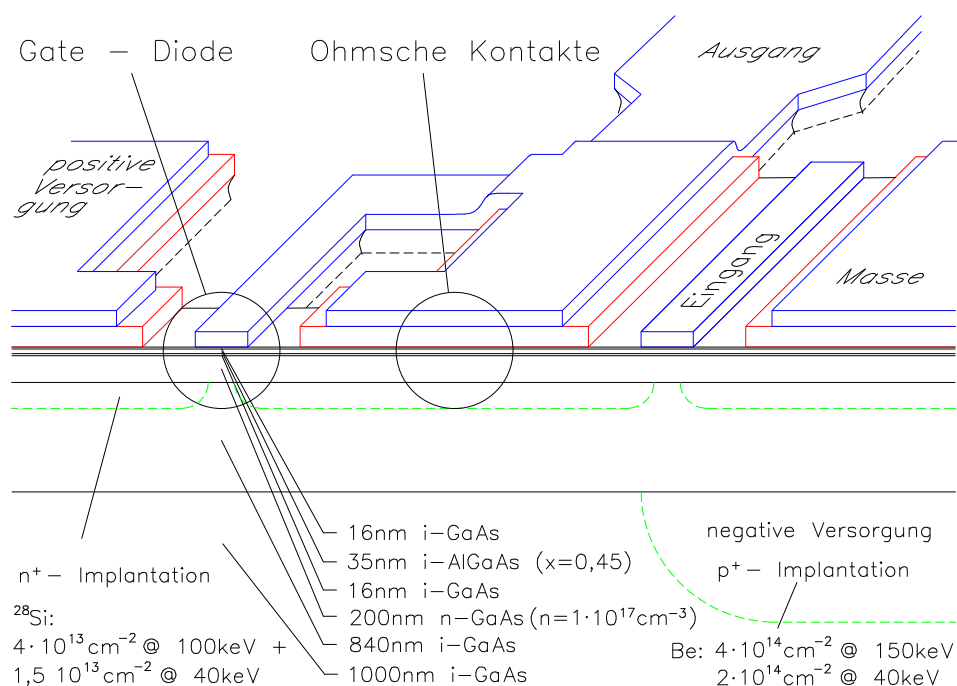


Abb. 1: Querschnitt durch einen Inverter mit Doppelgatetransistor als Schalttransistor

2.1 Selektive Epitaxie

Aus zweierlei Gründen war die Entwicklung der selektiven Epitaxie erforderlich. Erstens mußten bei den auf die p^+ -Implantation folgenden Epitaxieschritten die Justiermarken vor dem Bewachsenwerden geschützt werden, und zweitens konnte ein für den Anschluß der vergrabenen p^+ -Gate-Elektrode notwendiges Kontaktfenster freigehalten werden.

2.2 Gate-Diode

Bei der oben beschriebenen DCFL wird das Gate des Schalttransistors mit positiver Spannung beaufschlagt. Bei einem MES-FET beginnt die Schottky-Gate-Diode bei zirka 0,7 Volt zu leiten, wodurch der Spannungshub in der Praxis auf diesen Wert begrenzt wird. Eine Verbesserung brachte der Einbau einer Heterobarriere, wie sie in Abb. 3 dargestellt ist. Sie wirkt als eine in Sperrichtung gepolte Heterodiode. Mit steigendem Aluminiumgehalt und wachsender Dicke der AlGaAs-Zwischenschicht erhöht sich die Durchbruchspannung, was einen größeren Spannungshub an der Gate-Diode erlaubt, die Steilheit des Transistors nimmt jedoch ab. Bei der Dimensionierung mußte daher ein Kompromiß zwischen der Spannungsfestigkeit des Gates und Steilheit des Transistors gefunden werden.

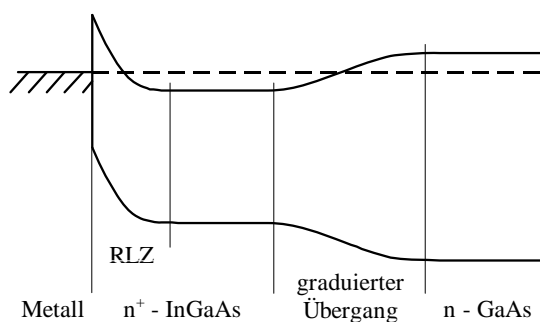


Abb. 2: Banddiagramm eines ohmschen Kontaktes mit InGaAs-Deckschicht.

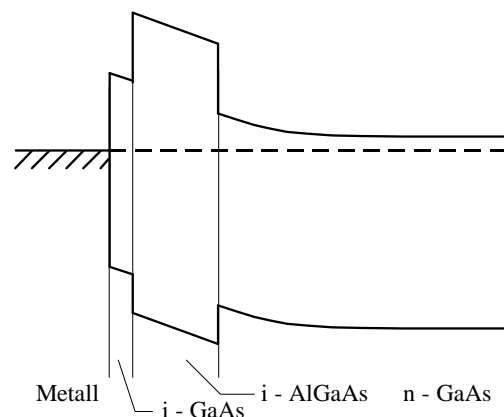


Abb. 3: Banddiagramm eines Schottky-Kontaktes mit AlGaAs-Heterodiode

2.3 Ohmscher Kontakt

Zwischen Halbleiter und Metall ist immer eine Barriere vorhanden, die den Stromtransport durch sie beeinträchtigt. Die Höhe dieser Barriere ist vom Halbleiter und ihre Breite von der Dotierung abhängig. Bei einem ohmschen Kontakt sollte der Übergangswiderstand möglichst niedrig sein, um die Verlustleistung gering zu halten. Dies erreicht man durch möglichst hohes Dotieren der Oberflächenschicht unter dem Kontakt. Hohe Dotierstoffkonzentrationen können durch Zugabe von Dotiermaterial während der Epitaxie oder danach durch Implantation erzielt werden. Eine zusätzliche Verringerung der Barriere erhält man durch Abscheiden eines Halbleitermaterials mit kleinerem Bandabstand, wie zum Beispiel InGaAs (siehe Abb. 2). In Tab. 2 sind die hiermit erzielten Ergebnisse zusammengefaßt.

Material	Kontaktwiderstand [Ω .mm]
GaAs: $N_D = 4 \cdot 10^{16} \text{cm}^{-3}$	$6,5 \cdot 10^{-1}$
GaAs: $N_D = 2 \cdot 10^{17} \text{cm}^{-3}$	$2,7 \cdot 10^{-1}$
GaAs: $N_D = 2 \cdot 10^{18} \text{cm}^{-3}$	$8,9 \cdot 10^{-2}$
Si ²⁸ -Implantation: $4 \cdot 10^{13} \text{cm}^{-2}$ @ 100keV + $1,5 \cdot 10^{13} \text{cm}^{-2}$ @ 40keV	$1,1 \cdot 10^{-1}$
In _{0,2} Ga _{0,8} As: $N_D = 4 \cdot 10^{18} \text{cm}^{-3}$	$3,5 \cdot 10^{-2}$

Tab. 2: Übergangswiderstände ohmscher Kontakte auf verschiedenen Halbleiteroberflächen

Danksagung

Die Autoren danken Frau G. Hinterberger und den Herren J. Katzenmayer und G. Hofmann für die Herstellung und Messung der Bauelemente, sowie dem österreichischen Fond zur Förderung der wissenschaftlichen Forschung (P8697) und der Gesellschaft für Mikroelektronik für die finanzielle Unterstützung dieser Arbeit.

Literaturverzeichnis

- [1] R. Dingle, H.L. Störmer, A.C. Gossard, W. Wiegmann, Appl. Phys. Letters 33, pp. 665, 1978
- [2] H. Kroemer, Theory of a wide-gap emitter for transistors, Proc. IRE, vol 45, no.11, pp. 1535 - 1537, Nov.1957
- [3] C.G. Diskus, „Der Doppelgatetransistor als Schaltelement für eine ultraschnelle hochintegrierte Logik“, Dissertation an der Johannes Kepler Universität Linz, 1990